

# BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

## COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 04 NOV. 2004

Pour le Directeur général de l'Institut  
national de la propriété industrielle  
Le Chef du Département des brevets

DOCUMENT DE  
PRIORITÉ  
PRÉSENTÉ OU TRANSMIS  
CONFORMÉMENT À LA RÈGLE  
17.1. a) OU b)

Martine PLANCHE

INSTITUT  
NATIONAL DE  
LA PROPRIÉTÉ  
INDUSTRIELLE

SIEGE  
26 bis, rue de Saint-Petersbourg  
75800 PARIS cedex 08  
Téléphone : 33 (0)1 53 04 53 04  
Télécopie : 33 (0)1 53 04 45 23  
www.inpi.fr



1. The first part of the document is a list of names and addresses.



26 bis, rue de Saint Pétersbourg - 75800 Paris Cedex 08

Pour vous informer : INPI DIRECT

☎ **0 825 83 85 87**

0,15 € TTC/mn

Télécopie : 33 (0)1 53 04 52 65

Réservé à l'INPI

# BREVET D'INVENTION CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI



N° 11354\*03

## REQUÊTE EN DÉLIVRANCE

page 1/2

BR1

Cet imprimé est à remplir lisiblement à l'encre noire

DB 540 W / 030103

REMISE DES PIÈCES

DATE

LIEU

24 DEC 2003

75 INPI PARIS 34 SP

N° D'ENREGISTREMENT

NATIONAL ATTRIBUÉ PAR L'INPI

0315408

DATE DE DÉPÔT ATTRIBUÉE

24-12-2003

PAR L'INPI

Vos références pour ce dossier

(facultatif)

BFF 03P0545

☒ NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE  
À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE

CABINET LAVOIX

2, Place d'Estienne d'Orves

75441 PARIS CEDEX 09

### Confirmation d'un dépôt par télécopie

☐ N° attribué par l'INPI à la télécopie

### 2 NATURE DE LA DEMANDE

Cochez l'une des 4 cases suivantes

Demande de brevet

☒

Demande de certificat d'utilité

☐

Demande divisionnaire

☐

Demande de brevet initiale

N°

Date

ou demande de certificat d'utilité initiale

N°

Date

Transformation d'une demande de

☐brevet européen *Demande de brevet initiale*

N°

Date

### 3 TITRE DE L'INVENTION (200 caractères ou espaces maximum)

Ecran d'affichage d'images.

### 4 DÉCLARATION DE PRIORITÉ

OU REQUÊTE DU BÉNÉFICE DE

LA DATE DE DÉPÔT D'UNE

DEMANDE ANTÉRIEURE FRANÇAISE

Pays ou organisation

Date

N°

Pays ou organisation

Date

N°

Pays ou organisation

Date

N°

☐ S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»

### 5 DEMANDEUR (Cochez l'une des 2 cases)

☒ Personne morale☐ Personne physiqueNom  
ou dénomination sociale

THOMSON LICENSING S.A.

Prénoms

Forme juridique

Société Anonyme

N° SIREN

383461191

Code APE-NAF

Domicile

Rue

46 Quai Alphonse Le Gallo

ou

siège

Code postal et ville

92100 BOULOGNE BILLANCOURT

Pays

FRANCE

Nationalité

Française

N° de téléphone (facultatif)

N° de télécopie (facultatif)

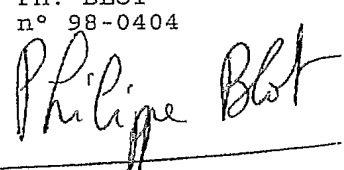

Adresse électronique (facultatif)

☐ S'il y a plus d'un demandeur, cochez la case et utilisez l'imprimé «Suite»Remplir impérativement la 2<sup>ème</sup> page

**BREVET D'INVENTION  
CERTIFICAT D'UTILITÉ**

**REQUÊTE EN DÉLIVRANCE**  
page 2/2

**BR2**

REMISE DES PIÈCES DATE <b>24 DEC 2003</b> LIEU <b>75 INPI PARIS 34 SP</b> N° D'ENREGISTREMENT <b>0315408</b> NATIONAL ATTRIBUÉ PAR L'INPI		Réservé à l'INPI	
<b>6 MANDATAIRE (s'il y a lieu)</b> Nom Prénom Cabinet ou Société N° de pouvoir permanent et/ou de lien contractuel Adresse Rue Code postal et ville Pays N° de téléphone (facultatif) N° de télécopie (facultatif) Adresse électronique (facultatif)		CABINET LAVOIX 2 Place d'Estienne d'Orves 75441 PARIS CEDEX 09 FRANCE 01 53 20 14 20 01 48 74 54 56 brevets@cabinet-lavoix.com	
<b>7 INVENTEUR (S)</b> Les demandeurs et les inventeurs sont les mêmes personnes		Les inventeurs sont nécessairement des personnes physiques <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non : Dans ce cas remplir le formulaire de Désignation d'inventeur(s)	
<b>8 RAPPORT DE RECHERCHE</b> Établissement immédiat ou établissement différé Paiement échelonné de la redevance (en deux versements)		Uniquement pour une demande de brevet (y compris division et transformation) <input checked="" type="checkbox"/> <input type="checkbox"/> Uniquement pour les personnes physiques effectuant elles-mêmes leur propre dépôt <input type="checkbox"/> Oui <input type="checkbox"/> Non	
<b>9 RÉDUCTION DU TAUX DES REDEVANCES</b>		Uniquement pour les personnes physiques <input type="checkbox"/> Requête pour la première fois pour cette invention (joindre un avis de non-imposition) <input type="checkbox"/> Obtenue antérieurement à ce dépôt pour cette invention (joindre une copie de la décision d'admission à l'assistance gratuite ou indiquer sa référence) : AG	
<b>10 SÉQUENCES DE NUCLEOTIDES ET/OU D'ACIDES AMINÉS</b> Le support électronique de données est joint La déclaration de conformité de la liste de séquences sur support papier avec le support électronique de données est jointe		<input type="checkbox"/> Cochez la case si la description contient une liste de séquences <input type="checkbox"/> <input type="checkbox"/>	
Si vous avez utilisé l'imprimé «Suite», indiquez le nombre de pages jointes			
<b>11 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE</b> (Nom et qualité du signataire)		Ph. BLOT n° 98-0404 	
		<b>VISA DE LA PRÉFECTURE OU DE L'INPI</b> 	

La présente invention concerne un écran d'affichage.

En particulier, l'invention est relative à un écran d'affichage à base de matériaux organiques électroluminescents, à matrice active, comprenant des transistors en couches minces.

5 Ces transistors sont réalisés par cristallisation d'un substrat de Silicium poly-cristallin obtenu par une technique de chauffage d'un substrat de Silicium amorphe par un laser excimère pulsé. Cette technique de fabrication des transistors en couches minces est particulièrement économique.

10 Cependant, la cristallisation du Silicium amorphe génère la composition de grains de Silicium monocristallin d'orientation différente séparés par des joints de grains. Ces joints de grains introduisent des dispersions de tensions de seuil de déclenchement des transistors et des inhomogénéités de l'intensité du courant les traversant pour une même tension appliquée à leur grille. Or, comme les émetteurs d'un écran produisent une lumière directement  
15 proportionnelle au courant qui les traverse, les dispersions des tensions de seuil de déclenchement se traduisent par des variations de luminance de l'écran.

Pour compenser ces dispersions, il est connu notamment par le document EP 1 220 191, d'introduire un transistor de compensation dans  
20 chaque circuit d'adressage d'un émetteur de l'écran. Chaque transistor de compensation d'un circuit d'adressage est fabriqué à côté du transistor de modulation de ce même circuit. Ainsi, le transistor de modulation et le transistor de compensation du même circuit d'adressage sont réalisés dans les mêmes conditions, par le même pinceau laser rectiligne de sorte que leurs tensions de  
25 seuil de déclenchement ont des valeurs proches aptes à se compenser l'une l'autre.

Toutefois, un tel écran nécessite également la fabrication d'un transistor d'initialisation et d'un transistor de sélection soit un total de quatre transistors pour commander l'émission de chaque émetteur de l'écran. Or, ces  
30 transistors réduisent considérablement la surface utile d'émission des pixels. De plus, la fabrication d'un grand nombre de transistors est peu économique.

L'invention a pour but de proposer un écran du type précité plus simple à fabriquer et plus économique.

A cet effet, l'invention a pour objet un écran d'affichage comportant :

- des émetteurs de lumière répartis selon des lignes d'émetteurs et des colonnes d'émetteurs pour former un réseau d'émetteurs,

- un substrat de Silicium sur lequel des moyens de commande de l'émission des émetteurs sont fabriqués, lesdits moyens de commande comprenant :

- une pluralité d'électrodes d'adressage réparties selon les colonnes d'émetteurs, et aptes à transmettre une tension représentative d'une donnée d'image à chaque colonne d'émetteurs,

- une pluralité d'électrodes de sélection réparties selon les lignes d'émetteurs, et aptes à transmettre un signal de sélection à chaque ligne d'émetteurs,

- une pluralité de transistors de modulation, chacun associé à un émetteur du réseau, lesdits transistors de modulation comprenant une électrode de grille et deux électrodes de passage du courant, chaque transistor de modulation étant apte à être traversé par un courant de drain pour alimenter ledit émetteur pour une tension entre son électrode de grille et une de ses électrodes de passage de courant supérieure ou égale à une tension de seuil de déclenchement, lesdits transistors de modulation étant répartis selon des colonnes associées aux colonnes d'émetteurs et étant alignés sur le substrat suivant une ligne directrice,

- une capacité de charge connectée aux bornes de chaque transistor de modulation et apte à imposer un potentiel électrique à l'électrode de grille du transistor de modulation associé, et

- une pluralité de transistors de compensation aptes à compenser la tension de seuil de déclenchement des transistors de modulation en ajustant la charge du condensateur,

caractérisé en ce qu'il comporte un unique transistor de compensation, connecté à l'ensemble des transistors de modulation d'une même colonne et est apte à compenser les tensions de seuil de déclenchement de l'ensemble desdits transistors de modulation de cette colonne, ledit transistor de compensation est formé dans le prolongement de l'alignement

desdits transistors de modulation d'une même colonne suivant ladite même ligne directrice.

Suivant des modes particuliers de réalisation, l'écran d'affichage comporte l'une ou plusieurs des caractéristiques suivantes :

5 - chaque transistor de compensation comprend une électrode de grille et deux électrodes de passage du courant, l'électrode de grille de chaque transistor de compensation étant raccordée à l'électrode de grille de l'ensemble des transistors de modulation de la colonne associée, une électrode de passage du courant de chaque transistor de compensation est raccordée à  
10 l'électrode d'adressage de la colonne d'émetteurs associée et l'autre électrode de passage du courant de chaque transistor de compensation est raccordée à son électrode de grille ;

- lesdits transistors de modulation et ledit transistor de compensation associé sont fabriqués sur un substrat de Silicium poly-cristallin obtenu par  
15 chauffage d'un substrat de Silicium amorphe, à l'aide d'un pinceau laser, ledit pinceau étant apte à chauffer d'abord une première surface rectangulaire de chauffage du substrat, à se déplacer selon une direction de déplacement et à chauffer ensuite une seconde surface de chauffage rectangulaire, et

- lesdits transistors de modulation associés aux émetteurs d'une  
20 même colonne et le transistor de compensation associé sont alignés suivant une unique et même surface de chauffage, la ligne directrice d'alignement s'étendant sensiblement perpendiculairement à la direction du déplacement du pinceau laser ;

- lesdits transistors de modulation et ledit transistor de compensation  
25 associé comprennent chacun un canal entre deux couches de matériaux dopés, ledit canal étant connecté à leur électrode de grille, et le canal des transistors de modulation d'une colonne et le canal du transistor de compensation associé ont un axe principal sensiblement parallèle à ladite ligne directrice ;

- les moyens de commande comprennent des moyens d'initialisation  
30 des capacités de charge aptes à décharger l'ensemble des capacités de charge raccordées aux transistors de modulation d'une colonne ;

- les moyens d'initialisation comprennent un transistor d'initialisation comprenant une électrode de grille et deux électrodes de passage du courant,

une électrode de passage du courant dudit transistor d'initialisation étant connectée à l'électrode de grille des transistors de modulation de ladite colonne, l'électrode de grille dudit transistor d'initialisation étant connectée à une électrode de passage du courant et à l'électrode d'adressage d'une  
5 colonne d'émetteur ;

- les moyens d'initialisation comprennent une diode dont la cathode est raccordée à l'électrode de grille des transistors de modulation et dont l'anode est raccordée à l'électrode d'adressage d'une colonne d'émetteurs ;

- les moyens de commande comportent une pluralité de transistors  
10 de sélection comportant une électrode de grille et deux électrodes de passage du courant, chaque transistor de sélection ayant une électrode de passage de courant raccordée à un transistor de modulation, une électrode de grille raccordée à une électrode de sélection et une électrode de passage de courant raccordée au transistor de compensation d'une colonne d'émetteurs ;

- les émetteurs sont des diodes électroluminescentes organiques.  
15

L'invention sera mieux comprise à la lecture de la description qui va suivre, donnée uniquement à titre d'exemple et faite en se référant aux dessins, sur lesquels :

- la figure 1 est une vue schématique partielle d'un écran selon  
20 l'invention ;

- la figure 2 est une vue en perspective représentant un substrat de Silicium chauffé par un rayon laser au cours du processus de fabrication des transistors implantés dans l'écran d'affichage selon l'invention ; et

- les figures 3A à 3E sont des graphes représentant l'évolution au  
25 cours du temps de tensions appliquées pendant le procédé d'adressage réalisé par les moyens de commande selon l'invention ; en particulier

- la figure 3A est un graphe représentant une tension de sélection appliquée à la première électrode de sélection d'un premier circuit d'adressage ;

- la figure 3B est un graphe représentant une tension appliquée à une  
30 électrode d'adressage d'une colonne d'émetteurs ;

- la figure 3C est un graphe représentant une tension de sélection appliquée à une seconde électrode de sélection d'un second circuit d'adressage ;



- la figure 3D est un graphe représentant une tension stockée par une capacité de charge d'un premier circuit d'adressage ; et

- la figure 3E est un graphe représentant une tension stockée par une capacité de charge d'un second circuit d'adressage.

5           La figure 1 représente partiellement un écran d'affichage selon l'invention. Cet écran comporte des moyens 2 de commande de l'émission de lumière depuis un ensemble d'éléments d'image ou pixels.

10           L'écran comporte des émetteurs 4, 6, 8 formés de diodes électroluminescentes organiques connues sous l'acronyme OLED dont la luminance est directement proportionnelle au courant qui les traverse. Ils sont répartis selon des lignes d'émetteurs et des colonnes d'émetteurs et forment un réseau.

15           Les moyens de commande 2 comprennent une pluralité de circuits d'adressage 10, 20, 30 chacun raccordé à un émetteur 4, 6, 8, une électrode d'adressage 40 par colonne d'émetteurs, une électrode de sélection 42, 44, 46 par ligne d'émetteurs, un transistor de compensation 48 et un transistor d'initialisation 50 par colonne d'émetteurs.

20           Pour des raisons de simplification, seuls trois émetteurs d'une même colonne d'émetteurs ainsi que des moyens de commande 2 d'adressage de ces émetteurs ont été représentés sur la figure 1.

25           Le premier émetteur 2 de la colonne d'émetteurs est connecté à un premier circuit d'adressage 10. Le deuxième émetteur 4 de la colonne d'émetteurs est connecté à un deuxième circuit d'adressage 20. Enfin, le troisième émetteur 6 de la colonne d'émetteurs est connecté à un troisième circuit d'adressage 30. Les circuits d'adressage 10, 20, 30 de cette colonne sont connectés à une même électrode d'adressage 40, mais sont chacun connecté à une électrode de sélection différente.

30           Les premier 10, deuxième 20 et troisième 30 circuits d'adressage sont identiques, ils comprennent les mêmes composants électroniques, reliés de la même manière pour réaliser les mêmes fonctions. Pour simplifier la description, seul le premier circuit d'adressage 10 sera décrit de manière détaillée. Toutefois, pour différencier les composants des différents circuits

d'adressage, ceux-ci ont une référence composée de la même unité que le premier circuit d'adressage 10 et d'une dizaine différente.

Les circuits d'adressage 10, 20, 30 comprennent un générateur 12, 22, 32 d'alimentation en puissance des émetteurs, un transistor de modulation  
5 14, 24, 34 de courant, une capacité de charge 16, 26, 36 et un interrupteur de sélection 18, 28, 38, formé d'un transistor.

Le transistor de modulation 14, l'interrupteur de sélection 18, le transistor de compensation 48 et le transistor d'initialisation 50 sont des transistors en couches minces de type p. Ils comprennent une électrode de  
10 drain, une électrode de source et une électrode de grille. Leur électrode de grille est connectée à un canal de drain formé entre deux couches de matériaux dopés. Ils sont aptes à être traversés par un courant, dit courant de drain, de leur source vers leur drain lorsqu'une tension supérieure ou égale à leur tension de seuil de déclenchement  $V_{th}$  est appliquée entre leur grille et leur source.  
15 Alternativement, des transistors en couches minces de type n pourraient également être utilisés pour la fabrication d'un écran selon l'invention. Dans ce cas, leur courant de drain circule de leur drain vers leur source.

La source du transistor de modulation 14 est raccordée au générateur 12. Le drain du transistor de modulation 14 est relié à l'anode de  
20 l'émetteur 4. La cathode de l'émetteur 4 est branchée à une électrode de masse. La grille du transistor de modulation 14 est raccordée à une borne de la capacité de charge 16 et à l'électrode de drain de l'interrupteur de sélection 18. La seconde borne de la capacité de charge 16 est connectée au générateur 12. Le drain des interrupteurs 18, 28 et 38 du premier 10, deuxième 20 et troisième  
25 30 circuits d'adressage est connecté respectivement à la première 42, la deuxième 44 et la troisième 46 électrodes de sélection.

Le transistor de compensation 48 est monté en parallèle au transistor d'initialisation 50 et est raccordé d'une part, au nœud B et d'autre part, à un nœud A d'embranchement avec l'électrode d'adressage 40 de colonne.

30 L'électrode de source du transistor 50 et l'électrode de drain du transistor 48 sont branchées à l'électrode d'adressage 40 de la colonne d'émetteurs. L'électrode de drain du transistor 48 et l'électrode source du transistor 50 sont connectées entre elles au nœud B.

L'électrode de grille du transistor 48 est reliée à son drain. L'électrode de grille du transistor 50 est également reliée à son drain. En conséquence, le transistor de compensation 48 est équivalent à une diode dont la cathode est connectée au nœud B et dont l'anode est connectée au nœud A. Cette diode est passante quand la différence de potentiel entre le nœud A et le nœud B est supérieure au seuil de déclenchement  $V_{th48}$  du transistor 48. Le transistor d'initialisation 50 est lui aussi équivalent à une diode. Cette diode est connectée en inverse par rapport à la diode équivalente au transistor 48. Sa cathode est reliée au nœud A. Son anode est reliée au nœud B. Cette diode est passante quand la différence de potentiel entre le nœud A et le nœud B est inférieure au seuil de déclenchement  $V_{th50}$  du transistor 50.

L'électrode de drain du transistor 48 et l'électrode source du transistor 50 sont connectées par une ligne 52 à chaque interrupteur 18, 28, 38 de l'ensemble des circuits d'adressage 10, 20, 30 de la colonne d'émetteurs. La grille du transistor de compensation 48 est connectée à la grille des transistors de modulation 14, 24, 34 de l'ensemble des circuits d'adressage 10, 20, 30 d'une colonne d'émetteurs.

De plus, le transistor de compensation 48 est fabriqué dans les mêmes conditions que l'ensemble des transistors de modulation 14, 24, 34 d'une colonne d'émetteurs de sorte qu'il est apte à compenser les tensions de seuil de déclenchement de l'ensemble des transistors de modulation 14, 24, 34 de cette colonne.

L'électrode d'adressage 40 d'une colonne d'émetteurs est adaptée pour adresser une tension d'adressage représentative d'une donnée d'image aux circuits d'adressage de cette colonne d'émetteurs.

Les électrodes de sélection 42, 44, 46 sont propres à sélectionner un circuit d'adressage défini 10, 20, 30 dans une colonne de circuits d'adressage par application d'une tension de sélection sur une de ces électrodes de sélection de lignes.

La figure 2 représente schématiquement une étape du procédé de fabrication à basse température du Poly-Silicium formant la structure des transistors utilisés pour générer un écran selon l'invention.

Les transistors de modulation 14, 24 et 34 et de compensation 48 sont formés dans une même couche du Silicium Poly-cristallin obtenue après chauffage et cristallisation d'un substrat de Silicium amorphe.

5 Pendant l'étape de chauffage du substrat de Silicium amorphe 62, un pinceau laser 60 rectiligne à excimère chauffe une couche mince 62 de Silicium amorphe déposée sur un substrat 64 de verre. Ce pinceau laser 60 pulsé chauffe d'abord une première surface rectangulaire 66 qui s'étend longitudinalement le long d'une ligne directrice 72 puis, se déplace selon une direction de déplacement 68 et chauffe ensuite une seconde surface de  
10 chauffage 70 adjacente à la première surface de chauffage 66 et de même forme que celle-ci.

Les transistors de modulation d'une colonne d'émetteurs ainsi que le transistor de compensation 48 apte à compenser la tension de seuil de déclenchement de l'ensemble des transistors de modulation de cette colonne  
15 ont été représentés schématiquement en pointillés sur la figure 2.

Les transistors de modulation 14, 24, 34 d'une colonne adressés par la même électrode d'adressage 40 ainsi que le transistor de compensation 48 auquel ils sont reliés sont formés de manière à être positionnés alignés les uns dans le prolongement des autres, parallèlement à la grande longueur des  
20 surfaces de chauffage 66, 70 et perpendiculairement au sens de déplacement 68 du pinceau laser 60. De plus, ces transistors sont fabriqués sur une unique et même surface de chauffage 66 chauffée simultanément par le même pinceau laser 60. Plus précisément, les transistors de modulation 14, 24 et 34 et de compensation 48 sont réalisés de manière à ce que leur canal de drain ait un  
25 axe principal sensiblement perpendiculaire à la direction 68 de déplacement du pinceau laser.

En conséquence, ils présentent des tensions de seuil de déclenchement ayant des valeurs proches de sorte que le transistor de compensation 48 est apte à compenser les tensions de seuil de déclenchement  
30 de l'ensemble des transistors de modulation 14, 24, 34 d'une colonne d'émetteurs.

Les figures 3A à 3E représentent les étapes d'adressage des émetteurs d'un écran d'affichage selon l'invention.

Au cours d'une étape A d'initialisation du transistor de modulation 14, une tension de sélection  $V_{S42}$  est appliquée à l'électrode 42. L'interrupteur 18 est débloqué. Une tension d'adressage  $V_D$ , de valeur nulle ci-après nommée tension d'initialisation  $V_I$ , est appliquée à l'électrode d'adressage 40. La tension  
 5 au nœud A est inférieure à la tension au nœud B. Le transistor d'initialisation 50 est débloqué, tandis que le transistor de compensation 44 se bloque. La tension d'initialisation est alors appliquée à la grille du modulateur 14 et à une borne de la capacité de charge 16 qui se décharge, tel qu'illustré sur la figure 3D.

Au cours d'une étape B de programmation de la capacité de charge  
 10 16, une tension d'adressage  $V_{D1}$  représentative d'une donnée d'image, est appliquée à l'électrode d'adressage 40, cette tension est modulée par le transistor de compensation 48 et est transmise au nœud B. Au nœud B, la valeur de la tension modulée par le transistor 48 est égale à  $V_{D1} - V_{th48}$  où  $V_{th48}$  est la tension de seuil de déclenchement du transistor 48.

15 La tension de sélection  $V_{S42}$  est toujours appliquée à la grille de l'interrupteur de sélection 18, l'interrupteur 18 est débloqué. La tension d'adressage  $V_{D1}$  modulée par le transistor de compensation 48, est appliquée à la grille du transistor de modulation 14 et à une borne de la capacité de charge 16. Après un instant, le transistor de modulation 14 fonctionne en régime de  
 20 saturation et son courant de drain  $I_d$  est défini par l'équation suivante :

$$I_d = \beta \times (V_{gs14} - V_{th14})^2$$

avec  $V_{gs14} = V_{12} - V_{16}$

et  $V_{16} = V_{D1} - V_{th48}$

Où  $I_d$  représente le courant de drain traversant le transistor de modulation 14,

25  $\beta$  représente une constante fonction de la technologie employée et des caractéristiques du canal des transistors,

$V_{gs14}$  représente la tension entre la grille et la source du transistor de modulation 14,

$V_{12}$  représente la tension d'alimentation du générateur 12,

$V_{16}$  représente la tension aux bornes de la capacité de charge 16,

$V_{D1}$  représente la tension d'adressage de donnée,

$V_{th48}$  représente la tension de seuil de déclenchement du transistor de compensation 48.

Comme les transistors de modulation 14 et de compensation 48 ont été fabriqués sur la même surface de chauffage, ils ont des tensions de seuil de déclenchement similaires.

$$V_{th48} = V_{th14}$$

alors

$$I_d = \beta \times (V_{12} - V_{D1})^2$$

Ainsi, le courant de drain  $I_d$  traversant le transistor de modulation 14 est indépendant de sa tension de seuil de déclenchement  $V_{th14}$ . La tension de seuil de déclenchement  $V_{th48}$  du transistor de compensation 48 compense la tension de seuil de déclenchement du transistor de modulation  $V_{th14}$  de sorte que la luminance du pixel associé à l'émetteur 2 est constante pour une tension d'adressage donnée.

Au cours d'une étape intermédiaire C, une tension de sélection  $V_{S44}$  est appliquée à la deuxième électrode de sélection 44. L'interrupteur 28 du second circuit d'adressage 20 est débloqué. A la fin de l'étape C, la tension de sélection  $V_{S42}$  cesse d'être appliquée à l'électrode de sélection 42 du premier circuit d'adressage 10 de sorte que l'interrupteur 18 est bloqué. La capacité de charge 16 stocke des charges à la grille du transistor de modulation 14 de sorte que celui-ci continue à alimenter l'émetteur 4 jusqu'à la prochaine étape d'initialisation  $V_i$  du modulateur 14, tel qu'illustré sur la figure 3D.

Au cours d'une étape D d'initialisation de la capacité de charge 26 du second circuit d'adressage 20, une tension d'adressage  $V_D$  de valeur nulle dite tension d'initialisation  $V_i$  est appliquée à l'électrode d'adressage 40 de colonne. Par suite, la tension au nœud A devient inférieure à la tension au nœud B. Le transistor d'initialisation 50 devient passant et le transistor de compensation 48 se bloque. La tension d'initialisation adressée par l'électrode d'adressage 40, modulée par le transistor 50, est alors transférée aux bornes de la capacité de charge 26 qui se décharge.

Au cours d'une étape E de programmation de la capacité de charge 26, une tension d'adressage  $V_{D2}$  est appliquée à l'électrode d'adressage 40. La tension au nœud A devient supérieure à la tension au nœud B. Le transistor de compensation 48 est à nouveau débloqué tandis que le transistor d'initialisation 50 se bloque. La tension au nœud B, modulée par le transistor de compensation 48 est égale à  $V_{D2} - V_{th48}$  où  $V_{th48}$  représente la tension de seuil de déclenchement du transistor de compensation 48. La tension au nœud B est transmise à la grille du modulateur 24 par la ligne 48 et l'interrupteur 28 qui a été débloqué par application d'une tension de sélection  $V_{S44}$  sur l'électrode de sélection 44.

Comme les transistors de modulation 24 et de compensation 48 ont été fabriqués sur la même surface de chauffage le long de la même ligne directrice 72, la tension de seuil  $V_{th48}$  du transistor 48 est identique à la tension de seuil  $V_{th24}$  du transistor 24.

$$V_{th48} = V_{th24}$$

En conséquence,

$$I_d = \beta \times (V_{22} - V_{D2})^2$$

Où  $V_{22}$  représente la tension d'alimentation du générateur 22,

$V_{D2}$  représente la tension d'adressage de donnée.

Ainsi, le transistor de compensation 48 est apte à compenser la tension de seuil de déclenchement du transistor de modulation 14 du premier circuit d'adressage 10, du transistor de modulation 24 du deuxième circuit d'adressage 20 et de l'ensemble des transistors de modulation d'une même colonne quand ses transistors sont obtenus par chauffage simultanément d'une surface de Silicium et disposés le long d'une même ligne.

De plus, le transistor d'initialisation 50 des capacités de charge est apte à décharger l'ensemble des capacités de charge 16, 26, 36 des circuits d'adressage d'une même colonne.

Alternativement, le transistor d'initialisation 50 peut être remplacé par une diode dont la cathode est raccordée à l'électrode de grille des transistors de modulation et dont l'anode est raccordée à l'électrode d'adressage de colonne d'émetteurs associée à ladite colonne de transistors.



Avantageusement, les circuits d'adressage de l'écran selon l'invention sont pilotés en tension de sorte que l'adressage des pixels est réalisé plus rapidement. En effet, les temps de programmation en courant ne sont plus nécessaires puisque la tension est directement appliquée à la grille des modulateurs et aux capacités de charge. De plus, les circuits d'adressage pilotés en tension sont simples à réaliser et ont un coût de fabrication avantageux par rapport aux circuits d'adressage en courant.



## REVENDICATIONS

1. Ecran d'affichage comportant :

- des émetteurs de lumière (4, 6, 8) répartis selon des lignes d'émetteurs et des colonnes d'émetteurs pour former un réseau d'émetteurs,

5           - un substrat de Silicium (62) sur lequel des moyens de commande (2, 10, 20, 30, 40, 42, 44, 46, 48, 50) de l'émission des émetteurs sont fabriqués, lesdits moyens de commande comprenant :

                  - une pluralité d'électrodes d'adressage (40) réparties selon les colonnes d'émetteurs, et aptes à transmettre une tension ( $V_D$ ) représentative  
10 d'une donnée d'image à chaque colonne d'émetteurs,

                  - une pluralité d'électrodes de sélection (42, 44, 46) réparties selon les lignes d'émetteurs, et aptes à transmettre un signal de sélection ( $V_{S41}$ ,  $V_{S42}$ ) à chaque ligne d'émetteurs,

                  - une pluralité de transistors de modulation (14, 24, 34),  
15 chacun associé à un émetteur du réseau, lesdits transistors de modulation comprenant une électrode de grille et deux électrodes de passage du courant, chaque transistor de modulation étant apte à être traversé par un courant de drain pour alimenter ledit émetteur pour une tension entre son électrode de grille et une de ses électrodes de passage de courant supérieure ou égale à  
20 une tension de seuil de déclenchement ( $V_{th}$ ), lesdits transistors de modulation étant répartis selon des colonnes associées aux colonnes d'émetteurs et étant alignés sur le substrat (62) suivant une ligne directrice (72),

                  - une capacité de charge (16, 26, 36) connectée aux bornes de chaque transistor de modulation (14, 24, 34) et apte à imposer un potentiel  
25 électrique à l'électrode de grille du transistor de modulation associé, et

                  - une pluralité de transistors de compensation (48) aptes à compenser la tension de seuil de déclenchement des transistors de modulation en ajustant la charge du condensateur,

                  caractérisé en ce qu'un unique transistor de compensation (48) est  
30 connecté à l'ensemble des transistors de modulation (14, 24, 34) d'une même colonne et est apte à compenser les tensions de seuil de déclenchement de l'ensemble desdits transistors de modulation (14, 24, 34) de cette colonne,

et en ce que ledit transistor de compensation (48) est formé dans le prolongement de l'alignement desdits transistors de modulation (14, 24, 34) d'une même colonne suivant ladite même ligne directrice (72).

2. Ecran d'affichage selon la revendication 1, caractérisé en ce que  
5 chaque transistor de compensation (48) comprend une électrode de grille et deux électrodes de passage du courant, l'électrode de grille de chaque transistor de compensation (48) étant raccordée à l'électrode de grille de l'ensemble des transistors de modulation (14, 24, 34) de la colonne associée, en ce qu'une électrode (51) de passage du courant de chaque transistor de  
10 compensation (14, 24, 34) est raccordée à l'électrode d'adressage (40) de la colonne d'émetteurs associée, et en ce que l'autre électrode de passage du courant de chaque transistor de compensation est raccordée à son électrode de grille.

3. Ecran d'affichage selon la revendication 1 ou 2, caractérisé en ce  
15 que lesdits transistors de modulation (14, 24, 34) et ledit transistor de compensation (48) associé sont fabriqués sur un substrat de Silicium polycristallin obtenu par chauffage d'un substrat (62) de Silicium amorphe, à l'aide d'un pinceau laser (60), ledit pinceau étant apte à chauffer d'abord une première surface (66) rectangulaire de chauffage du substrat, à se déplacer  
20 selon une direction de déplacement (68) et à chauffer ensuite une seconde surface (70) de chauffage rectangulaire, et en ce que

lesdits transistors de modulation (14, 24, 34) associés aux émetteurs d'une même colonne et le transistor de compensation associé sont alignés suivant une unique et même surface de chauffage (66), la ligne directrice (72)  
25 d'alignement s'étendant sensiblement perpendiculairement à la direction du déplacement (68) du pinceau laser (60).

4. Ecran d'affichage selon l'une quelconque des revendications précédentes, caractérisé en ce que lesdits transistors de modulation (14, 24, 34) et ledit transistor de compensation (48) associé comprennent chacun un  
30 canal entre deux couches de matériaux dopés, ledit canal étant connecté à leur électrode de grille, et en ce que le canal des transistors de modulation (14, 24, 34) d'une colonne et le canal du transistor de compensation associé ont un axe principal sensiblement parallèle à ladite ligne directrice (72).

5. Ecran d'affichage selon l'une quelconque des revendications précédentes, caractérisé en ce que les moyens de commande (2, 10, 20, 30, 40, 42, 44, 46, 48, 50) comprennent des moyens d'initialisation (50) des capacités de charge (16, 26, 36) aptes à décharger l'ensemble des capacités de charge raccordées aux transistors de modulation d'une colonne.

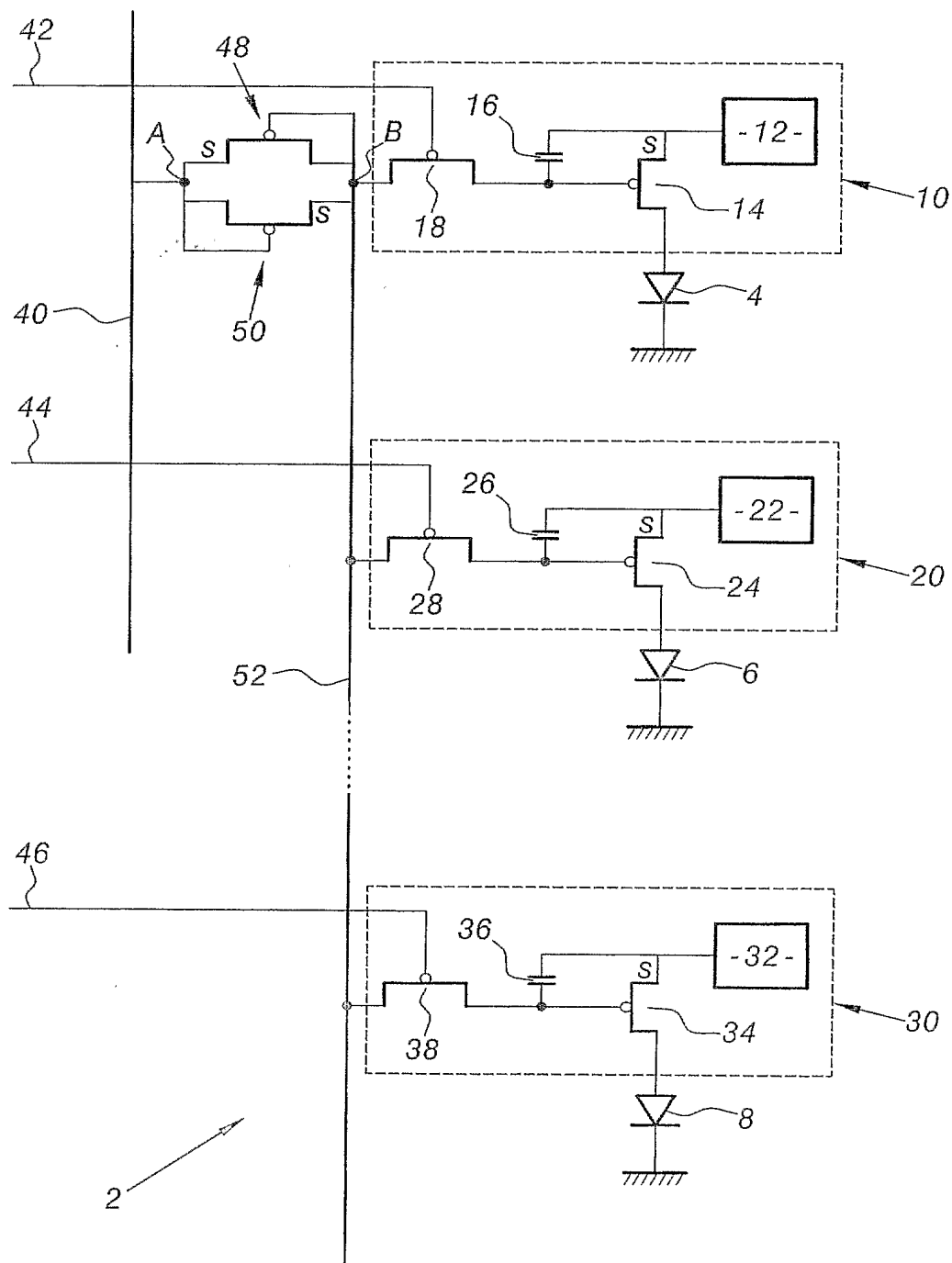
6. Ecran d'affichage selon la revendication 5, caractérisé en ce que les moyens d'initialisation (50) comprennent un transistor d'initialisation (50) comprenant une électrode de grille et deux électrodes de passage du courant, une électrode de passage du courant dudit transistor d'initialisation (50) étant connectée à l'électrode de grille des transistors de modulation (14, 24, 34) de ladite colonne, l'électrode de grille dudit transistor d'initialisation (50) étant connectée à une électrode de passage du courant et à l'électrode d'adressage (40) d'une colonne d'émetteurs.

7. Ecran d'affichage selon la revendication 5, caractérisé en ce que les moyens d'initialisation (50) comprennent une diode dont la cathode est raccordée à l'électrode de grille des transistors de modulation (14, 24, 34) et dont l'anode est raccordée à l'électrode d'adressage (40) d'une colonne d'émetteurs.

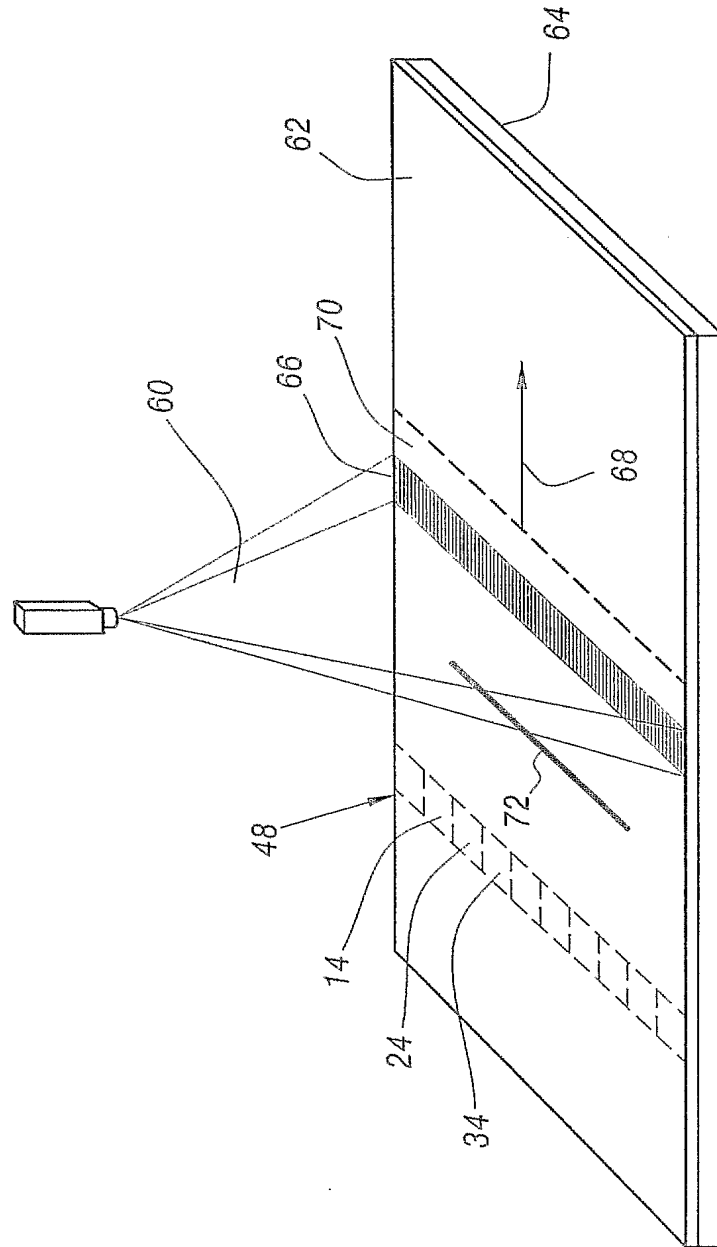
8. Ecran d'affichage selon l'une quelconque des revendications précédentes, caractérisé en ce que les moyens de commande (2, 10, 20, 30, 40, 42, 44, 46, 48, 50) comportent une pluralité de transistors de sélection (18, 28, 38) comportant une électrode de grille et deux électrodes de passage du courant, chaque transistor de sélection ayant une électrode de passage de courant raccordée à un transistor de modulation (14, 24, 34), une électrode de grille raccordée à une électrode de sélection (42, 44, 46) et une électrode de passage de courant raccordée au transistor de compensation (48) d'une colonne d'émetteurs.

9. Ecran d'affichage selon l'une quelconque des revendications précédentes, caractérisé en ce que les émetteurs (4) sont des diodes électroluminescentes organiques.

1/3

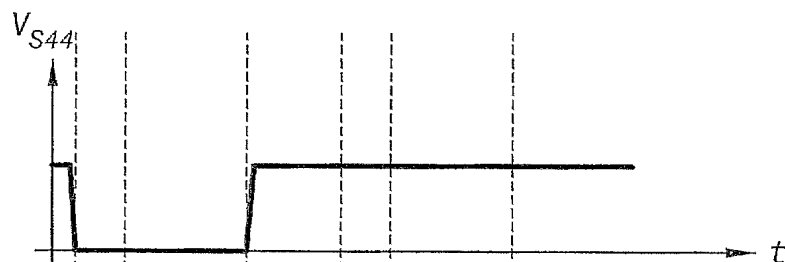
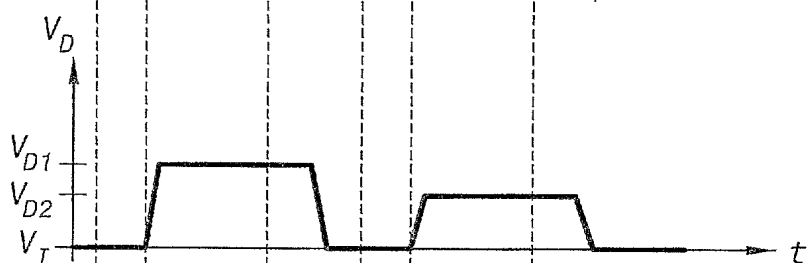
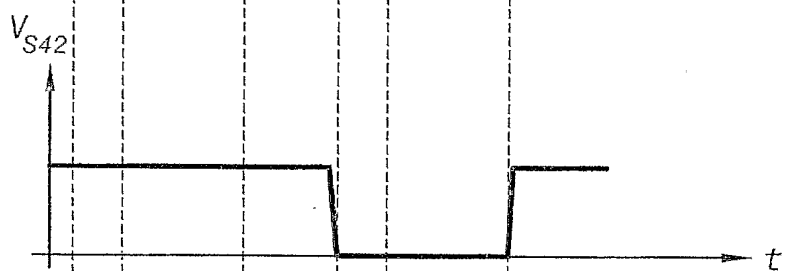
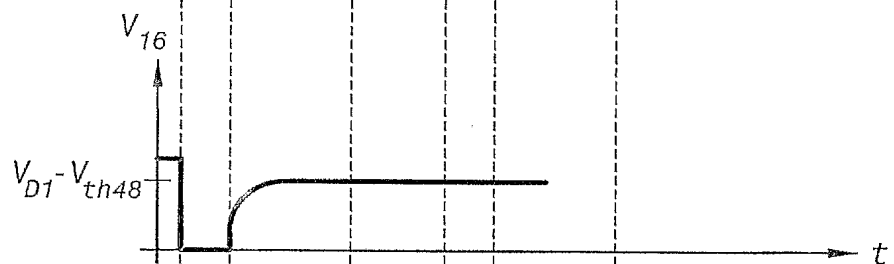
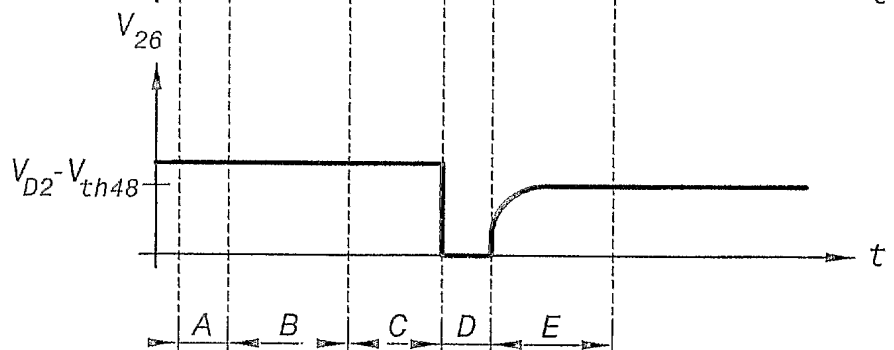
**FIG.1**

2/3



**FIG. 2**

3/3

FIG.3AFIG.3BFIG.3CFIG.3DFIG.3E

reçue le 05/02/04

# BREVET D'INVENTION

## CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI



N° 11235\*03

26 bis, rue de Saint Pétersbourg - 75800 Paris Cedex 08

Pour vous informer : INPI DIRECT

**0 825 83 85 87**  
0,15 € TTC/mn

Télécopie : 33 (0)1 53 04 52 65

**DÉSIGNATION D'INVENTEUR(S)** Page N° **1/1**

(À fournir dans le cas où les demandeurs et les inventeurs ne sont pas les mêmes personnes)

Cet imprimé est à remplir lisiblement à l'encre noire

DB 113 @ W / 210103



<b>Vos références pour ce dossier (facultatif)</b>		BFF 03P0545	
<b>N° D'ENREGISTREMENT NATIONAL</b>			
<b>TITRE DE L'INVENTION (200 caractères ou espaces maximum)</b>			
Ecran d'affichage d'images.			
<b>LE(S) DEMANDEUR(S) :</b>			
THOMSON LICENSING S.A.			
<b>DESIGNE(NT) EN TANT QU'INVENTEUR(S) :</b>			
<b>1</b>	Nom	LE ROY	
	Prénoms	Philippe	
Adresse	Rue	22 rue du Beau Vallon	
	Code postal et ville	35830 BETTON FRANCE	
Société d'appartenance (facultatif)			
<b>2</b>	Nom	PRAT	
	Prénoms	Christophe	
Adresse	Rue	6 rue Jules Valles	
	Code postal et ville	44000 NANTES FRANCE	
Société d'appartenance (facultatif)			
<b>3</b>	Nom		
	Prénoms		
Adresse	Rue		
	Code postal et ville		
Société d'appartenance (facultatif)			
S'il y a plus de trois inventeurs, utilisez plusieurs formulaires. Indiquez en haut à droite le N° de la page suivi du nombre de pages.			
<b>DATE ET SIGNATURE(S)</b>		Paris, le 24 décembre 2003	
<b>DU (DES) DEMANDEUR(S)</b>			
<b>OU DU MANDATAIRE</b>			
(Nom et qualité du signataire)		Ph. BLOT n° 98-0404	

La loi n°78-17 du 6 janvier 1978 relative à l'informatique, aux fichiers et aux libertés s'applique aux réponses faites à ce formulaire. Elle garantit un droit d'accès et de rectification pour les données vous concernant auprès de l'INPI.

PC17FR 044 3316

